

Bennie Mols

Kijkduinstraat 121-2

1055 XW Amsterdam

benniemols@gmail.com

Maatschappij Studiegroep Wiskunde met de Industrie 2011

Kortste routes op een analoge chip

Het ontwerp van een analoge chip gebeurt door zijn complexiteit nog steeds deels handmatig. Halfgeleiderfabrikant NXP zoekt naar een wiskundige methode om het chipontwerp verder te automatiseren en legt daarom het ontwerpprobleem voor aan de Studiegroep Wiskunde met de Industrie.

Deelnemers van de studiegroep

Marjan van den Akker (UU)
 Theo Beelen (NXP)
 Rob H. Bisseling (UU)
 Bas Fagginger Auer (UU)
 Frederik von Heumann (TUD)
 Tobias Müller (CWI)
 Joost Rommes (NXP)

Elektronische chips zijn wonderen van compactheid. Een digitale chip bestaat uit regelmatige blokken die allemaal ongeveer dezelfde afmetingen en vorm hebben. Dat maakt het chipontwerp relatief eenvoudig en groten-deels automatiseerbaar. Anders wordt het bij analoge chips. Op analoge chips hebben de verschillende onderdelen (blokken met complexe samenstellingen van basiscomponenten zoals weerstanden, transistoren, spoelen en condensatoren) vaak verschillende vormen. Bovendien kunnen de onderdelen elkaar storen, zeker bij gebruik van hoge signaalfrequenties.

Door de complexiteit van de analoge chips zijn de bestaande automatische ontwerpprogramma's vaak niet goed toepasbaar. Daarom gebeurt het ontwerp van analoge chips nog steeds deels handmatig. De ontwerpers gebruiken hierbij de ervaring en intuïtie die ze tijdens eerdere productontwikkeling hebben opgedaan. Ze beschouwen zichzelf soms zelfs als kunstenaars.

"Kunnen we die intuïtie toch niet rationaliseren?", vroeg chipfabrikant NXP Semi-

conductors N.V. uit Eindhoven (in 2006 afgesplitst van Philips) zich af. NXP is zich de laatste jaren steeds meer gaan toeleggen op het ontwerp en de fabricage van analoge chips. Ze worden vooral gebruikt in toepassingen waarbij analoge signalen uit de omgeving moeten worden opgepikt. Het analoge signaal wordt vervolgens vertaald in een digitaal signaal. Analoge chips zitten bijvoorbeeld in mobiele telefoons, in auto's en in de ov-chipkaart.

Viaducten

Wiskundige Joost Rommes is onderzoeker bij NXP en projectleider ontwerpmethoden. Hij vertelt dat hij het ontwerpprobleem wel eens heeft aangepakt, maar al snel moest concluderen dat het erg ingewikkeld werd. "Omdat wij meteen aan onze ontwerpers moeten denken, kan de probleemaanpak al snel een tunnelvisie krijgen. Ik wilde het ontwerpprobleem aan de Studiegroep Wiskunde met de Industrie voorleggen omdat de wiskundigen onbevooroordeeld naar het probleem kunnen kijken. Zij hoeven in eerste instantie geen rekening met onze ontwerpers te houden."

Een ontwerper van een analoge chip staat voor de vraag hoe hij de verschillende componenten zodanig op de chiphouder moet plaatsen dat aan een aantal randvoorwaarden wordt voldaan. Die randvoorwaarden zijn bijvoorbeeld dat de gebruikte oppervlakte minimaal is, dat de totale lengte van de verbindingen tussen componenten minimaal is, dat de verbindingen zo weinig mogelijk bochten kennen, maar ook dat componenten elkaar niet storen en dus ook voldoende afstand

tot elkaar moeten houden. Bijkomende uitdaging is dat de randvoorwaarden per ontwerp (en per ontwerper) kunnen verschillen.

De analoge chip heeft een driedimensionaal karakter. Bovenop een siliciumsubstraat ligt een handvol metaallaagjes die in dikte variëren. De verbindingen tussen de componenten kunnen verschillende metaallagen gebruiken. Zo ontstaan bijvoorbeeld viaducten waar verbindingen over elkaar heen lopen. Rommes: "Onze specifieke vraag aan de studiegroep was als volgt: Wij geven jullie een invoerbestand met het aantal componenten, het aantal metaallagen, de aansluitpunten op de componenten en de eis welk aansluitpunt met welk ander aansluitpunt moet worden verbonden. Kunnen jullie ons dan een algemene methode leveren die in een uitvoerbestand aangeeft waar we de componenten moeten plaatsen en hoe de verbindingen op de chip moeten lopen, rekening houdend met de gespecificeerde randvoorwaarden?"

Dijkstra-algoritme

Een groep van zes wiskundigen boog zich in januari 2011 over dit probleem. "Het bleek te veel gevraagd om dit probleem binnen een week in zijn algemene vorm op te lossen", vertelt Bas Fagginger Auer, promovendus aan de Universiteit Utrecht. "Om het probleem te vereenvoudigen, hebben we besloten om de plaatsing van de componenten als gegeven te beschouwen en alleen de verbindingen als onbekenden."

De studiegroep ontwikkelde binnen een week twee oplossingsmethoden. Allereerst een heuristische oplossingsmethode gebaseerd op het bekende Dijkstra-algoritme, dat onder meer wordt toegepast in autonavigatiesystemen. En ten tweede een methode gebaseerd op geheeltallig lineair programmeren

(ILP). Voor beide methoden bekeken de wiskundigen ook nog een variant waarin meer dan twee blokken aan elkaar gekoppeld moeten worden. Hiervoor is het nodig om in plaats van paden Steiner-bomen te construeren, die de blokken onderling verbinden.

Bij de heuristische methode wordt de chip gediscrèteerd tot een rooster. Het rooster wordt opgevat als een graaf en de roosterpunten die vallen binnen de aanwezige componenten worden verwijderd uit de graaf. Op de overgebleven graaf pasten de wiskundigen een variant van Dijkstra's algoritme toe om kortste paden te vinden tussen twee aansluitpunten die met elkaar verbonden moeten worden. "Het Dijkstra-algoritme zoekt zo kort mogelijke paden in een graaf", vertelt Fagginger Auer. "Het algoritme is wiskundig eenvoudig en gemakkelijk te implementeren. Wij hebben de notie van 'kort' echter vervangen door een algemene kostenfunctie, samengesteld uit de eisen die de ontwerper aan de bedrading stelt. Iedere eis heeft zijn eigen voorconstante, waardoor de ontwerper specifieke eisen zwaarder of minder zwaar kan laten wegen door deze constanten te variëren. Bijvoorbeeld, door de constante voor de totale lengte van de bedrading groot te maken, zal het algoritme zoeken naar paden die kort zijn, maar mogelijk veel hoeken bevatten. Als daarentegen de constante voor het aantal hoeken in de bedrading groot is, staat het algoritme paden met een grotere lengte toe, als dit ervoor zorgt dat paden rechter worden."

Verder wordt de A*-uitbreiding van het oorspronkelijke Dijkstra-algoritme gebruikt, wat ervoor zorgt dat de zoekrichting van het algoritme enigszins de goede kant op wordt gestuurd. Fagginger Auer: "Stel dat een aansluitpunt linksboven op de chip verbonden moet worden met een aansluitpunt rechtsonder, dan is de kans klein dat de kortste route via de rechter bovenhoek verloopt. Dan sturen we de zoekrichting automatisch al naar rechtsonder. Dat scheelt veel rekentijd voor het algoritme."

De wiskundigen implementeerden deze methode in een computerprogramma: het prototype. Dit prototype neemt een vijftal metaallagen aan waarin de verbindingen kunnen lopen, en gebruikt een rooster van duizend bij duizend punten. De oplossingstijd ligt in de orde van enkele seconden tot maximaal tien seconden. "Voor ons als wiskundigen valt lastig te zeggen hoe goed de oplossing van het programma is", zegt Fagginger Auer over het ontwikkelde prototype. "Dat komt omdat een objectieve maat ontbreekt voor wat precies een goede oplossing is."

Lineair programmeren

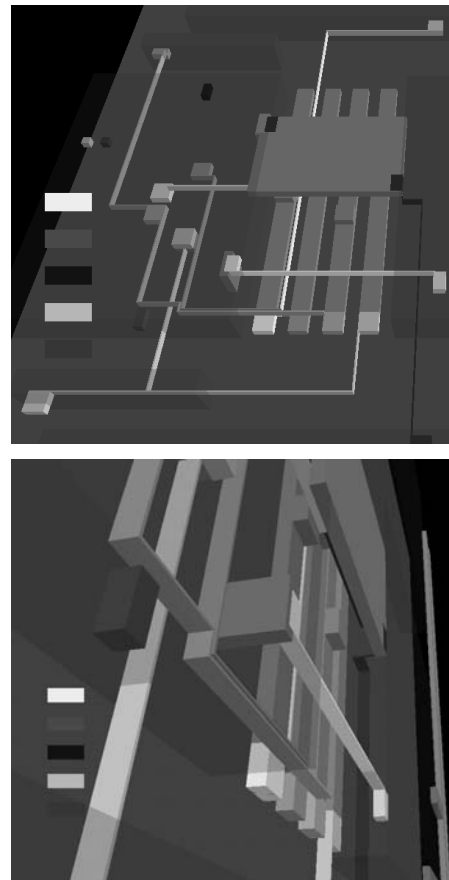
Voor de tweede oplossingsmethode is het ontwerpprobleem vertaald in de context van geheel-tallig lineair programmeren (ILP). Dat biedt twee voordelen ten opzichte van de heuristische oplosmethode, aldus Fagginger Auer. "Ten eerste geeft deze methode een schatting van hoe ver een bepaalde oplossing af zit van het optimum. Ten tweede loopt deze methode veel meer mogelijke paden af. De heuristische methode legt de kortste paden als eerste aan en daarna steeds langere paden. Je kunt je echter voorstellen dat het soms beter is om eerst een langer pad aan te leggen en daarna een korter pad. Dat kan met de ILP-methode omdat deze methode paden als het ware aan en uit kan zetten. De methode van de 'column generation' berekent dan welke paden de grootste toename van de kwaliteitsfunctie geven. Alleen die paden worden verder geanalyseerd."

De ILP-methode kost meer rekenwerk dan de heuristische methode, maar is ook preciezer. Of die precisie de moeite loont vergeleken met een toename van het rekenwerk, kan Fagginger Auer niet zeggen. "We hebben op papier een analyse gegeven van hoe ILP het chipontwerp kan uitrekenen, maar de studieweek was te kort om deze methode ook te implementeren in een computerprogramma, zoals we bij de heuristische methode wel hebben gedaan."

Prototype

"Mijn verwachtingen zijn ruimschoots overtroffen", zegt NXP-onderzoeker Joost Rommes over de resultaten van de studiegroep. "In de eerste plaats hebben de wiskundigen een mooi prototype gemaakt waarover ook onze ontwerpers enthousiast zijn. De ontwerpers kunnen het prototype niet meteen gebruiken — dat was ook niet het doel — maar het is wel een mooi startpunt om de automatisering van het chipontwerp verder te ontwikkelen. De methoden die de wiskundigen hebben ontwikkeld zijn algemeen. Bij een gegeven invoerbestand, berekenen ze een uitvoerbestand. In de tweede plaats kunnen we de analyse en het prototype gebruiken in onderhandelingen met verkopers van ontwerpsoftware. Met het prototype in de hand kunnen wij bijvoorbeeld aantonen wat minstens haalbaar is en daarmee onze eisen aan de softwarefabrikant hard maken."

NXP maakt van een product vaak meerder varianten, bijvoorbeeld omdat frequentiebanden in de praktijk nogal eens worden veranderd, waardoor een afnemer vraagt om een nieuwe chipvariant. Bij het ontwerp van die



Figuur 1 Screenshots met details uit het ontwerp van een analoge chip. Beide circuits bestaan uit vijf of elkaar gestapelde metaallagen waarin verbindingen mogen lopen. De blokjes in het ontwerp stellen de aansluitpunten op een component voor. De blokjes in de verticale rij aan de linkerkant geven de voorconstanten weer voor de kostenfunctie die de wiskundigen hebben gebruikt. In dit geval zijn de blokjes allemaal even lang, wat wil zeggen dat de voorconstanten allemaal even groot zijn gekozen. Zo kan een ontwerper in een oogopslag zien wat er verandert in het ontwerp wanneer een of meer voorconstanten veranderen.

varianten wil het bedrijf liefst een bepaalde ontwerpbasis hergebruiken. Dat levert namelijk minder werk. "De resultaten van de studiegroep zijn voor ons ook een aanzet om een zogeheten geparameteriseerd ontwerp te ontwikkelen", zegt Rommes. "Met 'geparameteriseerd' bedoelen we dat we bij het veranderen van het chipontwerp een aantal parameters aanpassen, bijvoorbeeld het aantal transistoren dat in een blok zit. Idealerweise willen we een computerprogramma waarin we voor een nieuwe variant van eenzelfde product alleen een aantal parameters hoeven te veranderen, waarna het programma met een druk op de knop het nieuwe chipontwerp geeft. Zo kunnen we sneller inspelen op de vragen van onze klanten."

Dit is een verslag van de Studiegroep Wiskunde met de Industrie 2011, van 24–28 januari op de VU in Amsterdam. Voor de bijbehorende wetenschappelijke publicatie, waarin de gebruikte wiskundige modellen en methoden uitvoerig staan beschreven, verwijzen we u naar de website www.few.vu.nl/~swi2011.